

[19]中华人民共和国专利局

[51]Int.Cl⁶

H01L 21/00



[12] 发明专利申请公开说明书

[21] 申请号 98108877.5

[43]公开日 1998 年 11 月 25 日

[11] 公开号 CN 1199920A

[22]申请日 98.3.27

[30]优先权

[32]97.3.27 [33]JP[31]075545 / 97

[71]申请人 佳能株式会社

地址 日本东京都

[72]发明人 佐藤信彦 米原隆夫 坂口清文

[74]专利代理机构 中国国际贸易促进委员会专利商标
事务所

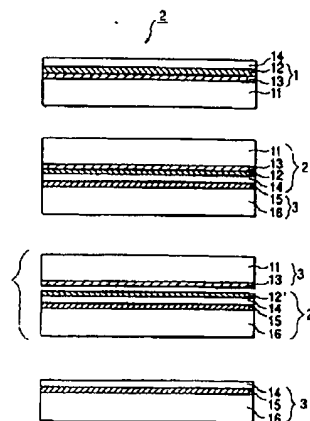
代理人 王永刚

权利要求书 4 页 说明书 29 页 附图页数 6 页

[54]发明名称 半导体衬底及其制备方法

[57]摘要

提供一种制备高质量的 SOI 晶片且具有极好的可控性和生产率、经济的方法、以及用该方法制备的晶片, 在利用粘结晶片制备的衬底中, 粘结后, 在形成于第一 Si 衬底 2 的主表面内包括的低孔隙率层和高孔隙率层的高孔隙率层的界面进行分离, 由此无孔层转移到第二衬底。在高孔隙率层的分离后, 通过如氢气退火的光滑工艺不进行选择性腐蚀, 就可将残留的低孔隙率的薄层制成无孔。



权 利 要 求 书

1. 制造半导体衬底的方法, 包括步骤:

制备第一衬底, 其中有多孔区和形成在多孔区上的无孔层, 多孔区包括至少有孔隙率不同的两层;

将第一衬底的无孔层的表面粘接到第二衬底的表面;

将第一衬底与第二衬底相互分离, 使无孔层转移到第二衬底上, 以及除掉第二衬底的分离表面上多孔区的残留部分, 或处理无孔层的残留部分, 使分离表面光滑;

其中制备第一衬底的步骤包括形成厚度为 $1\mu\text{m}$ 以下的第一多孔层、孔隙率高并与第一多孔层相邻的第二多孔层、以及与第一多孔层相邻的无孔层。

2. 根据权利要求 1 的制造半导体衬底的方法, 其中, 形成所述无孔层的步骤包括将所述第一多孔层的表面一侧部分制成无孔的步骤, 和/或在所述第一多孔层上形成无孔层的步骤。

3. 根据权利要求 1 的制造半导体衬底的方法, 其中, 形成所述第一多孔层的步骤包括形成多孔层后, 将所述无孔层的表面部分制成无孔, 使残留的多孔层厚度为 $1\mu\text{m}$ 以下。

4. 根据权利要求 1 的制造半导体衬底的方法, 其中, 所述第二多孔层比第一多孔层厚。

5. 根据权利要求 1 或 4 的制造半导体衬底的方法, 其中, 形成薄于所述第一多孔层的第二多孔层后, 将所述第一多孔层的表面侧部分制成无孔以减薄所述第一多孔层。

6. 根据权利要求 1 的制造半导体衬底的方法, 还包括相对于所述第二多孔层在与所述第一多孔层相反侧上形成厚于且孔隙率低于所述第二多孔层的第三多孔层。

7. 根据权利要求 1 的制造半导体衬底的方法, 其中, 不使用选择性腐蚀和抛光, 通过非氧化环境中的热处理进行光滑所述分离表面的步

骤。

8. 根据权利要求6的制造半导体衬底的方法, 其中, 所述非氧化环境为氢气、惰性气体或含氢气和惰性气体混合物的气氛。

9. 根据权利要求1的制造半导体衬底的方法, 其中, 不使用选择性腐蚀和抛光, 通过热处理进行光滑所述分离表面的步骤。

10. 根据权利要求1的制造半导体衬底的方法, 其中, 所述多孔区由单晶制成。

11. 根据权利要求1的制造半导体衬底的方法, 其中, 所述多孔区为单晶 Si 层。

12. 根据权利要求1的制造半导体衬底的方法, 其中, 通过阳极氧化所述第一衬底形成所述多孔区。

13. 根据权利要求12的制造半导体衬底的方法, 其中, 通过阳极氧化并根据第一衬底中的杂质种类和浓度、电流密度、阳极氧化时化学剂的成分和温度或这些因素的组合选择性形成所述第一多孔层和所述第二多孔层。

14. 根据权利要求1的制造半导体衬底的方法, 其中, 在第一衬底的一个表面上形成多孔区后, 通过离子注入在离子投影射程区域形成所述第二多孔层。

15. 根据权利要求1的制造半导体衬底的方法, 其中, 氧化多孔区内孔的侧壁表面, 以使形成无孔层之前在侧壁内部保留多孔晶体结构。

16. 根据权利要求15的制造半导体衬底的方法, 其中, 在形成所述无孔层之前除去所述多孔区的表面内孔的侧壁上和表面附近形成的氧化膜。

17. 根据权利要求1的制造半导体衬底的方法, 其中, 所述无孔层包括在非氧化气氛或真空中热处理将所述第一多孔层的表面制成无孔的部分。

18. 根据权利要求1的制造半导体衬底的方法, 其中, 所述无孔层包括在非氧化气氛或真空中热处理将所述第一多孔层的表面制成无孔的部分和形成在所述无孔层表面上的氧化膜。

19. 根据权利要求17或18的制造半导体衬底的方法, 其中, 所述无

氧化气氛为氢气、惰性气体或它们的混合气体。

20. 根据权利要求 17 或 18 的制造半导体衬底的方法, 其中, 所述无氧化气氛包括少量的 Si。

21. 根据权利要求 1 的制造半导体衬底的方法, 其中, 以所述第一多孔层的晶向为基础, 通过外延形成所述无孔层。

22. 根据权利要求 1 的制造半导体衬底的方法, 其中, 所述无孔层包括在所述第一多孔层的晶向为基础上外延形成的单晶层和所述单晶层上形成的氧化膜层。

23. 根据权利要求 21 或 22 的制造半导体衬底的方法, 其中, 通过外延形成的所述无孔层为单晶 Si 层。

24. 根据权利要求 21 或 22 的制造半导体衬底的方法, 其中, 通过外延形成的所述无孔层有单晶化合物半导体层。

25. 根据权利要求 1 的制造半导体衬底的方法, 其中, 所述无孔层包括多个导电类型或杂质浓度不同的层。

26. 根据权利要求 1 的制造半导体衬底的方法, 其中, 分离后所述第一衬底可以重复使用。

27. 根据权利要求 26 的制造半导体衬底的方法, 其中, 重复使用的预处理仅包括光滑处理工艺。

28. 根据权利要求 26 的制造半导体衬底的方法, 其中, 重复使用的预处理包括分离后除去多孔区的残留部分的工艺和平整工艺。

29. 根据权利要求 1 的制造半导体衬底的方法, 其中, 用压力、拉力、剪切力、插入楔形物、热处理、氧化、波动或金属丝切割中的一个或它们的组合进行分离步骤。

30. 根据权利要求 1 的制造半导体衬底的方法, 其中, 所述第二衬底由 Si 制成。

31. 根据权利要求 1 的制造半导体衬底的方法, 其中, 所述第二衬底由 Si 衬底形成, 绝缘膜形成在要粘接的至少一个表面上。

32. 根据权利要求 1 的制造半导体衬底的方法, 其中, 所述第二衬底由透光衬底形成。

33. 根据权利要求 1 的制造半导体衬底的方法, 其中, 所述第一多孔

层厚度为 $0.5\mu\text{m}$ 以下。

34. 根据权利要求 1 的制造半导体衬底的方法，其中，所述第二多孔层在多孔区中的孔隙率最高。

35. 根据权利要求 1 的制造半导体衬底的方法，其中，所述多孔区仅包括第一多孔层和第二多孔层两层。

36. 根据权利要求 1 的制造半导体衬底的方法，其中，所述第二多孔层厚度为 $1\mu\text{m}$ 以下。

37. 根据权利要求 36 的制造半导体衬底的方法，其中，所述第二多孔层厚度为 $0.5\mu\text{m}$ 以下。

38. 根据权利要求 1 的制造半导体衬底的方法，其中，所述多孔区厚度为 $2\mu\text{m}$ 以下。

39. 根据权利要求 1 的制造半导体衬底的方法，其中，在形成所述第一多孔层的步骤中，形成厚为 $1\mu\text{m}$ 以下的多孔层后，将所述多孔层的表面侧部分制成无孔，使留下的多孔层厚度为 $0.5\mu\text{m}$ 以下。

40. 由权利要求 1 的制造半导体衬底的方法制备的半导体衬底。



半导体衬底及其制备方法

本发明涉及制备半导体衬底的方法，特别涉及制备适于在电介隔离层或绝缘体上形成的单晶半导体层上、或 Si 衬底上形成的单晶化合物半导体上形成电器件或集成电路的半导体衬底的方法。

众所周知，在绝缘体上形成单晶 Si 半导体层为绝缘体上半导体 (SOI) 技术，由于利用 SOI 技术的器件有很多优点，这些优点是制造常规 Si 集成电路所用的体 Si 衬底得不到的，所以对这种技术进行了很多研究。更具体地说，利用 SOI 技术有下面优点：

1. 很容易进行介质隔离并能提高集成度；
2. 极好的抗辐射性能；
3. 可以降低杂散电容以得到更高的操作速度；
4. 可以省却形成阱的步骤；
5. 可以防止门锁；
6. 可以用薄膜来制备全耗尽型场效应晶体管。

这些优点详见如 “Single-crystal silicon on non-single-crystal insulators” ; edited by G.W. Cullen , Journal of Crystal Growth, Vol. 63, No.3, pp.429-590 (1983) .

另外，最近几年，有很多关于用 SOI 衬底实现高速和低功耗 MOSFET (1994 年 IEEE SOI 会议) 的报道。和在体 Si 晶片上形成器件的情况相比，由于器件下面有形成的绝缘层，因而简化了器件隔离工艺，所以使用 SOI 衬底可以简化器件工艺步骤。这样，和形成在体 Si 上的 MOSFET 或 IC 相比，可以降低晶片成本和工艺成本，同时具有较高的性能。

具体地，通过改进驱动电源，全耗尽型 MOSFET 可以实现高速和低功耗。MOSFET 的阈值电压 (V_{th}) 通常由沟道区的杂质浓度来决定，而在利用 SOI 的全耗尽型 MOSFET 中，SOI 薄膜的厚度也影响耗尽层的厚度。由此，为了以高的成品率生产大规模集成电路，非常希望 SOI 薄膜厚

度均匀性好。

形成在化合物半导体上的器件有在硅衬底上不可能实现的极好的性能，如高速操作和发光。目前这些器件几乎都是在 GaAs 制成的化合物半导体衬底上形成的外延生长层中形成的。但是这些化合物半导体衬底有一些缺点，如昂贵、机械强度低、很难制备大面积晶片等。

从以上这些观点看来，已尝试价格很便宜、机械强度好、容易制备大面积晶片的在硅晶片上外延生长化合物半导体。

形成 SOI 衬底的广泛研究在 70 年代就已开始。在最初阶段，已对在绝缘蓝宝石衬底上异质外延生长单晶硅的方法（SOS：蓝宝石上硅）、和利用多孔硅氧化物进行介质隔离来形成 SOI 结构的方法（FIPOS：多孔硅氧化物完全隔离）以及氧气离子注入法进行了广泛的研究。

FIPOS 方法包括用质子注入在 P 型单晶硅衬底的表面形成 N 型硅层的岛（Imai et al., J. Crystal Growth, Vol. 63, 547 (1983)），或外延生长并构图、然后在 HF 溶液中阳极氧化只让 P 型 Si 衬底多孔化，使多孔硅从表面包围 Si 岛，通过加速氧化实现 N 型硅岛的介质隔离。由于在该方法中，隔离的硅岛在器件制备之前确定，由此限制了器件设计的自由度。

氧离子注入方法称为 SIMOX 方法，最早由 K.Izumi 报道。该方法中，以 10^{17} 到 $10^{18}/\text{cm}^2$ 的浓度将氧离子注入到 Si 晶片中之后，在氢/氧的气氛下在约 1320°C 退火。由此在离子注入的投影射程（ R_p ）对应的深度附近，注入的氧离子与硅原子结合形成硅氧化物层。此时，存在于氧化硅层上部，由于氧离子注入而形成的非晶 Si 层重结晶以形成单晶硅层。表面 Si 层的缺陷数目通常高达 $10^5/\text{cm}^2$ ，但在氧离子注入量设定为约 $4 \times 10^{17}/\text{cm}^2$ 时缺陷成功地降低到约 $10^2/\text{cm}^2$ 。但是，为了保持 Si 氧化层的质量和表面 Si 层的结晶度，注入能量和注入剂量限制在很小范围，所以表面硅层的厚度和掩埋硅氧化物层（BOX：掩埋氧化物）的厚度已经限制在具体值。因此，为了得到需要厚度的表面 Si 层，必需牺牲氧化或外延生长。此时，薄膜厚度分布遇到由该工艺导致薄膜厚度均匀性退化的问题，而使薄膜厚度的均匀性不可避免地降低。

另外，据报道，在硅氧化物中有剩余 Si 区域，称做包含在 BOX 中的“管道”。导致这种现象的一个原因认为是注入过程中的外部杂质如灰尘。在

有这种管道的区域上，有源层和支撑部件之间漏电使器件性能退化。

与上述的常规半导体工艺中用的离子注入相比，SIMOX 方法的离子注入的离子注入量大，即使采用专用的先进设备，也需要很长的注入时间。由于进行离子注入时，用预定电流的离子束或扩展离子束重复扫描，所以随着衬底面积的增加，就需要更长的时间。另外，要指出的是大面积晶片的高温处理时晶片内温度的分布产生如滑移位错等问题。SIMOX 中由于需要在 1300℃ 以上进行，Si 半导体工艺中通常不采用的热处理，因而要解决的诸如设备研制、金属沾污、和滑移位错等问题增多。

除了上述常规 SOI 形成方法之外，最近提出了一种方法通过热处理或用粘结剂将单晶 Si 衬底粘接到另一热氧化单晶 Si 衬底上得到 SOI 结构。在该方法中，要求有形成器件的薄且均匀的有源层薄膜的工艺。换句话说，几百微米厚的单晶硅衬底必须形成有微米级或更薄的薄膜。可以用下面三种减薄方法：

1. 抛光减薄
2. 局部等离子体腐蚀减薄
3. 选择腐蚀减薄

用上述方法 1，很难使衬底均匀减薄。具体地说，在亚微米厚度的减薄时，厚度波动高达百分之几十，所以使减薄方法很困难。且随着晶片直径的增加，减薄的困难更大。

按上述方法 2，用方法 1 把衬底预先研磨成约 1 至 3 μm 的厚度后，在整个表面上的很多点测量厚度分布，在测量的厚度分布基础上几 mm 直径的 SF_6 等离子体被扫描进行等离子体腐蚀同时校正膜厚分布，由此把衬底减薄到所需厚度。还报道，该方法能使薄膜厚度分布调节为 $\pm 10\text{nm}$ 。但是，如果在等离子体腐蚀时衬底有颗粒存在，这些颗粒起腐蚀掩模的作用，所以在衬底上形成了凸起物。

由于衬底等离子体腐蚀后衬底表面立即变粗糙，所以在等离子体腐蚀后需要接触抛光，但是由于用抛光时间来控制抛光量，已指出了通过抛光操作对最终薄膜厚度的控制和薄膜厚度分布的损坏。除此之外，在抛光过程中，抛光材料如硅胶直接抛光要形成的有源层的表面，抛光会产生损坏层和机械变形缺陷。而且，当晶片面积变大时，等离子体腐蚀时间随晶片面

积而成比例地增加，可能导致产量的急剧降低。

上述方法 3 包括在要预先减薄的衬底上制成可选择腐蚀的薄膜结构。例如在 P 型衬底上用如外延生长等堆叠含 $10^{19}/\text{cm}^3$ 以上硼原子的薄 P^+Si 层和薄 P 型 Si 层以得到第一衬底。该衬底经如氧化薄膜等绝缘层粘结到第二衬底上，用研磨和抛光从背面将第一衬底预先减薄。然后选择腐蚀 P 型层以暴露 P^+ 层，然后选择腐蚀 P^+ 层以暴露 P 型层，由此完成 SOI 结构。Maszara (W.P. Maszara, J. Electrochem. Soc., 1991 年 138 卷 341 页) 详细报道了该方法。

在均匀薄膜的形成中能有效进行选择腐蚀，但是选择腐蚀有下面问题：

- 腐蚀选择率不够大，例如最大约为 10^2 ；
- 由于腐蚀后表面特性差，所以腐蚀后需要接触抛光。因此薄膜厚度减小，并且膜厚度的均匀性退化。特别是抛光量由抛光时间控制，但是由于抛光速率的波动很大很难控制抛光量。因此，在形成如 100nm 的很薄 SOI 层时成为极突出的问题；
- 由于离子注入，在高浓度掺硼的 Si 层上进行外延或异质外延生长，SOI 层的结晶度很低。此外要粘接的表面的特性比正常的 Si 晶片差。

上述说明在下面文章中都报道过， C.Harendt et al., J. Elect. Mater. Vol. 20, 267 (1991) , H. Baumgart, et al., Proceeding of the 1st International Symposium On Semiconductor Wafer Bonding : Science, Technology and Applications, (The Electrochemical Society) Vol. 92-7, p.375, C.E. Hunt, et al., Proceeding of the 1st International Symposium On Semiconductor Wafer Bonding : Science, Technology and Applications, (The Electrochemical Society) Vol. 92-7, p.165 .

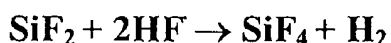
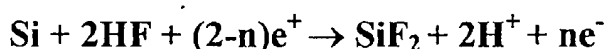
此外，选择腐蚀的选择性很大程度上取决于如硼等杂质的浓度差和深度方向杂质分布的陡峭度。因此，如果在高温进行粘接退火以增加粘接强度或者在高温进行外延生长以提高结晶度时，杂质浓度的分布在深度方向扩散，因此腐蚀选择性退化。即腐蚀选择性的改进和结晶度及粘接强度的提高很难同时兼顾。

近些年来， Yonehara 等人报道了解决上述问题的、薄膜厚度均匀性和结晶度极好的粘接 SOI 的方法，并能批量生产 (T. Yonehara 等， 1994 年

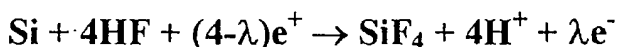
Appl. Phys. Letter 64 卷 2108 页)。该方法使用 Si 衬底 31 上的多孔层 32 作为选择腐蚀材料。非多孔单晶 Si 层 33 外延生长多孔层上之后, 通过 Si 氧化层(绝缘层) 35 粘接到第二衬底 34 (图 5A)。用研磨方法等从背面将第一衬底减薄, 以在衬底的整个表面上暴露出多孔 Si (图 5B)。用如 KOH 或 HF+H₂O₂ 等选择腐蚀液腐蚀去除暴露的多孔 Si (图 5C)。此时, 腐蚀多孔 Si 和体 Si (非多孔单晶 Si) 的选择率高达 100,000 倍, 因此将预先生长多孔 Si 上的非多孔单晶 Si 层留在第二衬底上, 而基本不减少薄膜的厚度, 从而能够形成 SOI 衬底。因此, SOI 薄膜厚度均匀性基本由外延生长过程决定。由于外延生长可以按常规半导体工艺所使用的 CVD 装置中进行, 根据 Sato 等报道 (SSDM 95) 已经获得好的均匀性, 例如 100nm±2% 内。此外, 报道说外延 Si 层的结晶度也很出色为 $3.5 \times 10^2/\text{cm}^2$ 。

多孔 Si 是 Uhler 等人在研究半导体的电解抛光时发现的 (A. Uhler, Bell Syst. Tech. J., 1956 年 35 卷 333 页)。可以通过在 HF 溶液中阳极氧化 Si 衬底来形成多孔 Si, 多孔硅具有电解腐蚀体 Si 形成的小孔, 为海绵形状。例如孔的直径约为几纳米, 密度为 $10^{11}/\text{cm}^2$, 这些都取决于阳极氧化条件和 Si 的具体电阻。

Unagami 等人已经研究了阳极氧化中 Si 的溶解反应, 并报道在 HF 溶液中 Si 的阳极氧化反应需要正空穴。反应如下 (T. Unagami, J. Electrochem. Soc., 1980 年 127 卷 476 页):



或者



其中 e^+ 和 e^- 分别代表正空穴和电子。此外, n 和 λ 为溶解一个 Si 原子所需的正空穴数目, 在 $n>2$ 或 $\lambda>4$ 的条件下形成多孔 Si。

从以上的观点可以看出, 存在正空穴的 P 型 Si 可以制备成多孔, 但 N 型 Si 不能制备成多孔。Nagano 等人和 Imai 已经证明了形成多孔结构时的选择性 (Nagano, Nakajima, Yasuno, Onaka 和 Kajiwara, Electronic

在常规方法中, 腐蚀选择性取决于杂质浓度以及其深度方向分布的差异, 所以使浓度分布变宽的热处理 (粘接、外延生长、氧化等) 的温度限制在约 800 °C 以下。另一方面, 在该方法的腐蚀中, 已报道由于腐蚀速率取决于多孔结构和体结构之间的差异, 所以热处理的温度没有太大限制, 可以在约 1180 °C。例如粘接晶片后的热处理可以增加晶片之间的粘接强度, 降低粘接界面处产生空位的数目和尺寸。此外, 在基于这种结构差异的腐蚀中, 即使有颗粒掉在多孔 Si 层上, 也不会负面影响薄膜厚度的均匀性。

另外, 因为衬底无序的结晶结构的影响, 由玻璃代表的透光衬底上淀积的薄膜 Si 层大不了会成为非晶层或者多晶层, 由此在这些衬底上不能制备高性能器件。这是由于衬底的晶体结构为非晶, 即使仅在衬底上淀积 Si 层, 也不能得到高质量的单晶层。

然而, 使用粘接晶片的半导体衬底总需要两个晶片, 其中一个晶片的大部分要用抛光或腐蚀等来进行无用的去掉, 并抛弃, 这样不仅导致成本的增加, 而且导致地球有限资源的浪费。

为了利用使用粘接晶片的 SOI 的特性, 需要一种通过晶片的再利用等能重复提供有满意质量的 SOI 衬底的方法, 同时能节约资源、降低成本。

最近 Sakaguchi 等报道了重新使用在粘接方法中浪费掉的第一衬底的方法 (日本专利申请特许公开 7-302889) 。

在使用上述多孔 Si 进行粘接和背面腐蚀的方法中, 他们采用下面方法来代替从背面研磨第一衬底并通过腐蚀或类似方法减薄第一衬底来暴露多孔 Si 的步骤。

在第一 Si 衬底 41 的表面层制成多孔, 形成多孔层 42 之后, 在其上形成单晶 Si 层 43, 将单晶 Si 层 43 通过绝缘层 45 粘结到第二 Si 衬底 44 的主表面, 第二衬底 44 与第一衬底 41 不同 (图 6A)。然后在多孔层处分离粘接的晶片 (图 6B), 通过选择腐蚀去掉第二 Si 衬底表面露出的多孔 Si 层, 由此得到 SOI 结构 (图 6C)。用下面方法的一个在多孔 Si 层内分离粘接晶片:

在垂直于粘接晶片内表面的方向，给整个晶片均匀施加足够的张力或压力；

施加波能量，如超声波；

允许在晶片的边缘表面露出多孔层，腐蚀掉一定量的多孔 Si，并将锋利的部件如刀片插入到腐蚀的多孔 Si 中；

允许在晶片的边缘表面露出多孔层，向多孔 Si 中注入液体如水，加热或冷却整个粘接的晶片使液体膨胀；或

按平行于第二（或第一）衬底的方向给第一（或第二）衬底加力。

这些方法基于这样的考虑，虽然多孔 Si 的机械强度取决于它的孔隙率，但多孔 Si 的机械强度比体 Si 低得多。例如，如果孔隙率为 50 %，认为多孔 Si 的机械强度约为体 Si 的一半。换句话说，如果给粘接晶片加压力、张力或剪切力，多孔 Si 层首先破裂。此外，随着孔隙率的增加，可以用弱的力使多孔层破裂。

在本说明书中，孔隙率定义为全部孔的体积占多孔层的体积中多孔层材料的百分比。

但是在日本专利申请特许公开 7-302889 公开的方法中，在多孔层的厚度方向内，不能确定分离的位置，由于对于每个晶片在层中发生分离的位置不同，由此降低了晶片的成品率。除此之外，晶片表面分离后多孔 Si 层剩下部分的厚度有波动，即使用很高选择性的选择腐蚀，为了满足 SOI 的膜厚度均匀性的需要，也会降低晶片的成品率。

此外，日本专利申请特许公开 8-213645 公开了在多孔层处来分离粘接晶片的方法，但是没有公开多孔层的层状结构。除了该出版物之外，

“ Proceedings of Applied Physics Society, autumn of 1996, p.673 by Tanakaya ” 公开了通过改变处理过程中的电流来制造多孔 Si 的方法。

日本专利申请特许公开 8-213645 公开了在分离层的任何位置发生分离，即分离位置不能确定。这种情况下，晶片表面内残留多孔 Si 层的厚度会有波动，即使通过腐蚀来去除多孔 Si 时，如果对非多孔单晶层的有源层（器件层）的腐蚀速率不为零，就会或多或少地腐蚀有源层，导致晶片平面厚度有波动。此外，即使使用存在残留的多孔 Si 层的衬底，与分离位置相关的表面台阶仍保留着。此外 “ Proceedings of Applied Physics Society,

autumn of 1996, p.673 by Tanakaya”说明的方法中，分离发生在多孔 Si 的中央部分，所以通常必须去除残留在两个衬底上的多孔 Si 层部分。

为了制备有高质量的粘接 SOI 衬底，认为腐蚀留在转移到第二衬底的膜层表面上的多孔层的工艺很重要。然而，随着残留的多孔层的厚度变厚，腐蚀工艺需要的周期变长，并且，例如腐蚀工艺需要如输送衬底进/出腐蚀装置、控制腐蚀装置或腐蚀剂、或腐蚀后漂洗衬底。因此如果能省略腐蚀步骤，将大大减少 SOI 衬底的制备时间，即使常规的腐蚀工艺不能全部省略，如果制造 SOI 需要的时间周期变短，由此能够廉价地形成 SOI 衬底。

本发明要解决现有技术的以上问题，因此本发明的目的是提供一种制备衬底的方法，它能省略或缩短多孔层的选择腐蚀工艺。

本发明的另一目的是提供廉价地制备由高质量的 SOI 衬底为代表的半导体衬底的方法。

为达到以上目的，本发明提供一种制备半导体衬底的方法包括以下步骤：

制备第一衬底，其中有多孔区和形成在多孔区上的无孔层，多孔区包括至少有孔隙率不同的两层；

将第一衬底的无孔层的表面粘接到第二衬底的表面；

将第一衬底与第二衬底相互分离，使无孔层转移到第二衬底上，以及除掉第二衬底的分离表面上多孔区的残留部分，或处理无孔层的残留部分，使分离表面光滑；

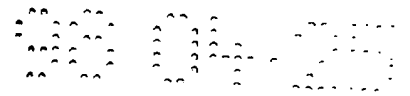
其中制备第一衬底的步骤包括形成厚度为 $1\mu\text{m}$ 以下的第一多孔层、孔隙率高并与第一多孔层相邻的第二多孔层、以及与第一多孔层相邻的无孔层。

通过下面结合附图所做的说明，本发明的以上目的和其他目的及特征将更明显。

图 1A、1B、1C 和 1D 是根据本发明的一个例子制备半导体衬底的工艺示意剖面图；

图 2A、2B、2C、2D、2E 和 2F 是根据本发明的另一个例子制备半导体衬底的工艺示意剖面图；

图 3A、3B、3C、3D、3E 和 3F 是根据本发明的再一个例子制备半



导体衬底工艺的示意剖面图；

图 4A、4B、4C 是说明制备无孔层的步骤的示意剖面图；

图 5A、5B 和 5C 是表示按第一常规例子制备半导体衬底的工艺的示意剖面图；

图 6A、6B 和 6C 是表示按第二常规例子制备半导体衬底的工艺的示意剖面图；

现在参考附图详细说明本发明的优选实施例。

图 1A 到 1D 基本上显示了根据本发明制备半导体衬底的方法示意剖面图。如图 1A 所示，制备第一衬底 2，其上有多孔区 1，多孔区内至少有孔隙率不同的两层 12 和 13，并且无孔层 14 形成在多孔区 1 上。

然后如图 1B 所示，将第一衬底 2 上无孔层 14 的表面粘接到第二衬底 3 的表面。数字 15 表示无孔绝缘层，16 为基底部件。

然后如图 1C 所示，以无孔层 14 转移到第二衬底 3 上的方式分离第一衬底 2 和第二衬底 3。

随后，如图 1D 所示，除去留在第二衬底 3 的分离表面上的多孔层 12 的残留部分 12'，或将其制成无孔层使分离表面光滑。

特别是，如图 1A 所示，制备第一衬底 2 时，多孔区内与无孔层 14 相邻的第一多孔层 12 优选制成 $1\mu\text{m}$ 以下的厚度，最好为 $0.5\mu\text{m}$ 以下。与第一多孔层 12 相邻的第二多孔层 13 的孔隙率 (PS2) 高于第一多孔层 12 的孔隙率 (PS1)。

当具有低孔隙率 (PS1) 且插在无孔层 14 和高孔隙率 (PS2) 的第二多孔层之间的第一多孔层 12 减薄到 $1\mu\text{m}$ 以下时，在第一多孔层和第二多孔层之间、基本上与无孔层 14 的表面平行的界面附近分离两个衬底。

已转移到第二衬底的无孔层表面上残留的第一多孔层的残留部分 12' 具有较低孔隙率 (PS1)，很薄并且在整个分离表面上厚度基本上均匀。在无氧化气氛中对残留部分 12' 进行热处理，并与表面已做光滑处理的下层无孔 14 层成一体，将第一多孔层的残留部分 12' 变成无孔结构。从上面可以看出，要除去残留部分 12'，不必进行选择性的腐蚀或抛光，腐蚀只需极短的时间。

根据本发明第一多孔层的孔隙率 PS1 优选不超过 40% 的范围。具体地

说，孔隙率 PS1 为 1-40%。

最好它的上限选自不超过 25% 的范围。特别是，它的上限可为 1-25%。

根据本发明第二多孔层的孔隙率 PS2 应满足 $PS2 > PS1$ 的关系。优选高于 25%，最好高于 40%。特别是，孔隙率 PS2 可以设置为 25-90%，最好为 40-90%。

第二多孔层的厚度选择范围是 10nm 到 $1\mu\text{m}$ 。最好第二多孔层的厚度大于第一多孔层的厚度。

本发明中使用的第一衬底包括例如半导体基底部件 11 的表面制成多孔后的衬底、形成在多孔区上的无孔层、多孔层和无孔层形成在基底部件 11 上的衬底、基底部件的表面制成多孔后的衬底、返回到无孔结构的多孔区的表面层。

本发明中使用的无孔层包括至少通过多孔区上外延生长或将多孔区变为无孔结构的处理形成的半导体。

特别是，无孔层由例如无孔单晶 Si、GaAs 或 InP 制成，形状为板形或盘形。此外，该薄层不需要形成在整个表面上，可以用构图工艺部分腐蚀该薄膜。

可以在无孔层的表面侧上形成绝缘层例如氧化膜。

例如可以在 HF 溶液中阳极氧化 Si 衬底来形成多孔区。多孔层为海绵状结构，其中洞或孔的直径约为 10^{-1} 到 10nm、间距约为 10^{-1} 到 10nm。和单晶 Si 的 2.33g/cm^3 的密度相比，随着 HF 溶液的浓度在 50 到 20 % 范围变化、或改变醇添加物比例或改变电流密度，多孔层的密度在 2.1 到 0.6g/cm^3 范围内变化。此外，如果预先调节制成多孔的那部分的具体电阻和导电类型，那么可在这种调制的基础上改变孔隙率。当为 p 型时，在相同的阳极化条件下，非退化衬底 (P^-) 的孔直径小于退化衬底 (P^+) 的孔径，孔密度增加约一个数量级 (figure)，结果是孔隙率变高。换句话说，改变这些条件可以控制孔隙率。这样，除了多孔 Si 的密度可以降低到单晶 Si 的一半以下，多孔 Si 仍保持单晶状态，所以可以在多孔层的上部外延生长单晶层。但是，在 1000°C 以上时，内部的孔开始重新排列，因此加速腐蚀特性退化。为此，最好用如分子束外延生长、等离子体 CVD、低压 CVD、光辅助 CVD、偏置溅射或液相外延等低温生长方法来进行多孔层上 Si 层

的外延生长。但是如果先用如氧化等在多孔材料的孔的内壁形成保护膜，则可以用高温生长。

之后，由于多孔层中包含大量的微腔，与其体积相比，其表面积增加更大。此外，半导体材料仅以很薄的壁的形式存在。为此和常规单晶层的腐蚀速率相比，毛细管作用吸取腐蚀剂可大大增加化学腐蚀速率。

尽管其机械强度取决于孔隙率，多孔层的机械强度也比体 Si 的机械强度弱。此外孔隙率越高，机械强度越弱。换句话说，如果给粘接的晶片施加压力、拉力或剪切力，多孔层首先破裂。此外，随着孔隙率的增加，用较弱的力就可使多孔层破裂。

根据本发明多孔区的结构具有至少孔隙率不同的两层，其中两层膜从表面算的顺序构成的低孔隙率薄层和高孔隙率层组成。采用低孔隙率的多孔层设置在表面上并且无孔层的结晶度和表面粗糙度形成在多孔区这种设置，特别可以显著改善外延层。结晶度可以极大地影响形成在半导体衬底上的电子器件的特性和生产率。例如，在孔隙率为 50% 的多孔层上外延层内的晶体缺陷为 $1 \times 10^5/\text{cm}^2$ ，在孔隙率为 20% 的多孔层上外延层内的晶体缺陷为 $5 \times 10^3/\text{cm}^2$ ，在相同的生长条件下，差别为一个半数量级。此外，如果用原子力显微镜测量 $50\mu\text{m}$ 见方的区域内用均方根表示的表面粗糙度，那么粗糙度分别为 1.2nm 和 0.3nm，差别很大。而且，较大的表面粗糙度对粘接工艺不利。

表面低孔隙率的第一多孔层厚度约 $1\mu\text{m}$ 以下，但如果优选 $0.5\mu\text{m}$ 以下，那么在分离步骤之后，通过表面光滑处理，残留层可以制成无孔层，从而表面变得光滑。此时，如果低孔隙率的第一多孔层的孔隙率为 40% 以下，优选 25% 以下，那么外延层的晶体质量和表面粗糙度都令人满意。

通过控制以上介绍的不同的阳极氧化条件，可以制备出直接位于低孔隙率的第一多孔层下的高孔隙率的第二多孔层，第二多孔层的厚度为 10nm 以上比较满意，但从限定分离位置的角度来看，厚度优选为 $1\mu\text{m}$ 以下，最好为 $0.5\mu\text{m}$ 以下。即使在第二多孔层下直接形成第三多孔层，也不会出现特别的问题，如果直接位于第二多孔层下的第三多孔层的孔隙率低于第二多孔层，那么分离位置更稳定，因此在分离步骤之后进行表面光滑处理后，表面粗糙度提高。

此外，结合使用多孔结构制造工艺和离子注入可以形成高孔隙率的第二多孔层。

例如，据报道将氮或氢离子注入到体 Si，接着对体 Si 进行热处理，在注入区域产生直径为几 nm 到几十 nm、密度约为 $10^{16} \sim 10^{17}/\text{cm}^3$ 的微腔（例如，A. Van Veen, C. C. Griffioen and J. H. Evans, Mat. Res. Soc. Symp. Poroc. 107 (1988, Material Res. Soc. Pittsburgh, Pennsylvania) p.449）。

近年来，研究利用微腔群作为金属杂质的吸收点。

V. Raineri 和 S. U. Campisano 报道了向体 Si 注入氮离子、接着热处理以形成微腔的方法，然后在衬底内形成沟槽，以暴露微腔的侧面并进行氧化处理，由此选择氧化微腔形成掩埋 Si 氧化膜，换句话说，他们报道说可以形成 SOI 结构（V. Raineri 和 S. U. Campisano, 1995 年 Appl. Phys. Lett 第 66 卷 3654 页）。然而，在这些方法中，表面 Si 层和掩埋氧化 Si 层的厚度的设置有限制，即形成腔群和释放氧化时体积膨胀产生的应力都令人满意，此外选择性氧化需要形成槽。因此，SOI 结构不能形成在整个衬底上。有报道称腔群的形成涉及这些腔群的膨胀和分离现象的研究，以及伴随将轻元素注入到金属中产生的现象对核聚变反应器的第一炉壁的研究。

现已知以上介绍的离子注入层中会产生气泡，离子注入层的结构就好象多孔结构形成于其中。因此，该层的机械强度变弱，使它和阳极氧化的多孔质量一样；能够加速氧化或加速腐蚀。

离子注入元素并不限于氢气或稀有气体，只要注入损伤层、注入元素的高浓度层（应变层）或气泡层形成在界面附近即可。

如果进行离子注入的投影射程在阳极氧化形成的多孔层内，那么在投影射程附近的多孔材料的孔壁内形成有气泡，由此增加了孔隙率。可以在阳极氧化形成多孔层之前或之后进行离子注入。此外，离子注入甚至可以在形成无孔层结构后进行。

在多孔 Si 层上外延生长工艺时，作为第一步骤，为了通过填充多孔 Si 表面孔，使用在 H_2 中焙烧可有效地提高外延层的质量（N. Sato 等 1995 年 J. Electrochem. Soc 第 142 卷第 9 期 3116 页）。在该 H_2 焙烧步骤中，消

耗掉多孔 Si 的最外表面的构成原子。因此，如果在 H_2 焙烧之前最外表面为低孔隙率的薄层，那么在 H_2 焙烧工艺有助于孔的密封。如果低孔隙率的薄层制成很薄，约 $1\mu m$ 以下，最好 $0.5\mu m$ 以下，在已进行外延生长的外延层边界向下地安排高孔隙率的多孔层，以使在靠近外延层的多孔区内进行分离。此外，可以将分离后留下的低孔隙率的薄层厚度值设置低于 $1\mu m$ ，有时低于 $0.5\mu m$ ，以便随后进行光滑处理。此外，在 H_2 焙烧之前将形成多孔区的基底部件浸在 HF 溶液中以除去多孔层的表面附近孔内壁上的氧化膜，氧化膜用 HF 除去，在包括 H_2 焙烧工艺的热处理过程中，还没有制成无孔的暴露的表面层部分出现孔的聚集，并且在孔的内壁上没有氧化膜，机械强度变弱，因此形成易分离的层。

阳极氧化后，当多孔层不进行低温氧化，而进行如外延生长、表面氧化或粘接等高温处理时，将导致由阳极氧化得到的小孔聚集和变大的多孔 Si 的结构变化。利用该现象，由于外延层下孔的膨胀以及多孔 Si 和外延 Si 之间产生的应力，使分离发生在多孔 Si 层和无孔 Si 层之间的界面附近处。

在本发明中，在孔隙率高的第二多孔层处粘接的晶片分离之后，对留在转移的无孔层的表面上低孔隙率的残留部分进行光滑处理。

光滑处理可采用无氧化气氛下的热处理或真空中的热处理，但光滑处理并不仅限于这些处理。在热处理中，氢气、如 He、Ne、N、Ar、Kr、Xe 等的惰性气体、或这些气体的混合气氛特别适合做无氧化气氛。在真空热处理中，真空度最好在 10^{-7} 毛以下。在任何情况下，残留氧气和气氛中的水作为杂质氧化表面形成保护膜。由于保护膜妨碍表面的光滑，所以需要减少残留氧气和水。最好将气氛设置到 $-92^\circ C$ 以下。

在这种气氛中，通过使表面能量最小化的表面原子迁移消除表面粗糙。特别是，如果气氛中含有氢气，由于它的还原作用有助于表面光滑，因此限制了保护膜的形。研究表面光滑效应和残留多孔层的厚度之间的关系的结果，本发明人发现如果多孔层的厚度约 $1\mu m$ 以下，最好 $0.5\mu m$ 以下，热处理光滑表面，可以防止在已光滑的膜层中产生由残留孔形成的腔，即，制成无孔层。在残留无孔层很厚的情况下，残留孔倾向于留在层内部。在热处理变成平坦的情况中，由于表面原子的迁移促进了表面光滑，因此腐蚀量限制得极低。特别是，气氛中的残留氧气和水限制得很低的情况下，

腐蚀量几乎为零。

到目前为止，由于不必使用选择性腐蚀工艺，除了减少或删除工艺步骤的影响外，不会出现例如当腐蚀的选择率不够时发生过量腐蚀无孔层造成的膜层厚度的均匀性退化的问题。因此，作为无孔层的外延 Si 层的均匀性根本不会退化。

根据本发明，不必进行选择性腐蚀，作为无孔层形成在单晶无孔层上形成的外延 Si 膜可以分离并转移到其它衬底上。特别是，由于体 Si 固有的缺陷不会波及到外延 Si 膜，可以提高器件的生产率。即使现在，外延晶片可以用做如 CPU 等的高性能 LSI。随着晶片尺寸的增加，使用直拉法很难制备高质量的晶体，可以推测出很难保持晶片的质量。因此对外延晶片的需求越来越多。更不用说用来代替体晶片的 SOI 基底部件中对外延膜需求的增加。

此外，由于无孔层的导电类型和杂质浓度可以通过控制外延生长时的导电类型和浓度来任意确定，可以从相同的第一衬底制备出不同导电类型和杂质浓度的 SOI 衬底。

此外，如果形成导电类型和杂质浓度不同的多层结构的外延膜，特别是具有高浓度掩埋层的 SOI 衬底，可以从原始衬底制备出多层 SOI 衬底。

由日本专利申请特许公开 5-211128 公开的通过离子注入然后转移到另一衬底上剥离体晶片的最外层的方法得不到以上各种操作。

此外，当多孔区和与多孔区接触的无孔层的下层部分由外延生长的膜层形成时，即使已使用过许多次，第一衬底可半永久性地使用，并且不必减小厚度。因此，从节约能源和成本的角度来看，特别是在大直径晶片以上结构非常有利。

此外，在化合物半导体单晶中，要得到大直径并且结晶性优良的晶片很难并且很昂贵。根据本发明的方法，在多孔 Si 区使用异质结外延生长，可以在大面积的衬底上形成结晶性优良的化合物半导体单晶膜。

另一方面，在本发明中，通过在熔点以下低温度的热处理，将制成多孔的衬底表面层转变成无孔单晶层。此时，不必使用如硅烷等的半导体源气，就可在制成多孔的衬底表面上形成结晶度优良的无孔单晶层。此外，将这样形成的无孔单晶层的表面氧化然后粘接到另一衬底后，无孔单晶层

粘接到表面已氧化的另一衬底上，或两个衬底的表面都氧化并相互粘接，在高孔隙率层处分离这些衬底，然后光滑处理低孔隙率的残留部分。由此可以在氧化层上形成具有优良单晶结构，在大面积上均匀平坦并且缺陷显著减少。

此外，根据本发明制造半导体的方法中，残留的多孔层除去后，或不必除去仍保留着，如果表面平整度不够，要对它进行表面平整度处理，由此用以上方法分离的第一 Si 衬底可以用做第一基底部件，作为随后的第二基底部件或用做其它目的的基底部件。通过抛光或腐蚀等常规的半导体处理方法进行表面平整处理，或在无氧化气氛下进行热处理。最好由氢气、惰性气体或混合这些气体的气氛作为无氧化气氛。另外，可以在真空中进行热处理。通过选择条件，热处理可以局部地平整到局部地出现原子台阶的程度。

此外，在无孔层转移后，第一衬底重复作为第一基底部件时，第一基底部件可重复使用许多次直至不能使用为止。

由于第一衬底除了表面层外，其它部分没有制成多孔仍保持原状，第一衬底的两面可作为主表面，基底部件粘接到每个表面上，由于可同时由一个第一衬底制成两个片形粘接的 SOI 衬底。因此，可缩短工艺，提高可生产性。

当制造 SOI 结构的大规模集成电路时，这样形成的衬底可代替昂贵的 SOS 或 SIMOX。

作为第二衬底，在 Si 基底部件上形成有例如 Si 基底部件和 Si 氧化膜。或者可以是光发射绝缘基底部件，例如石英、熔化石英、兰宝石或石英玻璃等透光部件。但实际上不仅限于此。

下面参考图 2A 到 2F 介绍本发明的实施例。

如图 2A 所示，制备第一 Si 单晶基底部件 11，和含有至少两层的多孔区，这两层为表面侧主表面上的低孔隙率的第一多孔层 12 和高孔隙率的第二多孔层 13。层 13 含有至少一层。在 HF 溶液中在 Si 基底部件上进行氧化形成多孔 Si。上面介绍了低孔隙率薄层的厚度。另一方面，高孔隙率的第二多孔层孔隙率高于低孔隙率的薄层。当再形成比高孔隙率低的第三多孔层时，第二多孔层的孔隙率最好高于第三多孔层。换句话说，在多孔区

最好第二多孔层的孔隙率最大。

如图 2B 所示，在多孔区 12 和 13 上形成至少一个无孔层 14。无孔层 14 由以上介绍的材料形成，特别包括单晶 Si、多晶 Si、非晶 Si、金属薄膜、化合物半导体薄膜、超导薄膜等。可以在无孔层上形成如 MOSFET 等器件结构。如果它为多层结构时，可以得到有掩埋层的 SOI 结构。为了使将来的粘接界面隔离有源层，在最外层上形成如 SiO_2 的绝缘膜 15。

如图 2C 所示，在室温下将第二基底部件 16 的表面与第一衬底的表面相互粘接。

图 2C 示出了第二基底部件与第一衬底通过绝缘层 15 相互粘接的状态。当无孔层 14 不是 Si 或第二基底部件不是 Si 时，不必形成绝缘层 15。

在粘接衬底时，可将绝缘薄板插在其中，以便以三层板叠加的方式粘接。

如图 2D 所示，在第一多孔层 12 侧边上第二多孔层 13 内最外薄膜处分离衬底。分离方法可以为加如压力、张力、剪切力或插入楔形物等施加外部压力的方法、施加超声波或热的方法、通过氧化多孔 Si 给多孔 Si 加内压力使其从外围膨胀的方法、通过脉冲加热产生的热应力的方法或软化的方法等来实现分离，但不限于此。

随后，在第二衬底的表面上进行光滑处理，该第二衬底同时在第一多孔层 14 的残留部分上制出无孔质量部分。光滑处理在以上已介绍。

结果，得到图 2E 所示的半导体衬底。第二基底部件 16 上制成很薄并且很平坦和均匀的无孔层 14 例如单晶 Si 薄膜，并形成在整个晶片上的大区域内。如果第二衬底和第一衬底通过绝缘层 15 相互粘接，那么形成的半导体衬底适于绝缘隔离的电子器件的制造。

如果不需要将第二多孔层上的残留部分除去，并且如图所示的表面粗糙程度不能接受进行表面光滑后，可重新使用第一硅单晶基底部件 11，作为第一基底部件 11 或第二基底部件 16，再次重复图 2A 到 2F 所示的工艺制造另一个半导体衬底。

使用第二基底部件，在第一基底部件的两面上进行图 1A 到 1D 的步骤、或图 2A 到 2F 的半导体制造工艺，这样可同时制造两个半导体衬底。该方法显示在图 3A 到 3F 中。

如果将两面上不需要的残留多孔层 13 除去，并且表面粗糙程度达到不能接受的表面光滑度，在表面光滑后，第一基底部件 11，可重新作为第一基底部件 11 或两个第二基底部件 16 之一。

两个基底部件 16 的尺寸和材料可以不相同。

两个无孔层 14 的尺寸和材料可以不相同。

可以不必形成绝缘材料 15。

由于常规的粘接衬底的制造方法，使用抛光或腐蚀随后，从一个表面上除去第一 Si 基底部件的方法，因此第一 Si 基底部件的两个表面不可能有效地利用并粘接到另一基底部件上。然而，根据以上的实施例，由于除了它的表面层之外其余部分保留有第一 Si 衬底，第一 Si 衬底的表面可用做主表面，基底部件粘接到每个表面，所以可同时由一个第一 Si 基底部件制造出两个粘接的衬底。因此，工艺可以简化并且生产率提高。自不必说分离的第一 Si 基底部件可重新使用。

例如，用硅基底部件时，硅基底部件的表面层可制成多孔，使用熔点以下的温度热处理将无孔表面转变成无孔硅单晶层。因此，不必使用如硅烷的含硅源气，可在硅基底部件的表面上形成结晶度优良的硅单晶层。

图 4A 到 4C 为根据本发明形成第一多孔层和第二多孔层的步骤中、在形成无孔层的步骤中以及分离步骤中多孔区的外观示意图。

图 4A 示意性示出了孔隙率低并具有孔 P1 的低孔隙率层 12a，以及孔隙率高并具有比孔 P1 直径大的孔 P2 的第二多孔层 13 形成在基底部件 11 的表面。

图 4B 示意性示出了通过形成无孔层 14 的热处理作为形成无孔层的工艺，将表面上的部分低孔隙率层 12a 制成多孔。换句话说，在基底部件 11 的表面上形成第一无孔层 12 和无孔层 14。

图 4C 示意性示出了衬底已分离，即如果第一多孔层 12 和第二多孔层之间的表面局部地毁坏并分离，界面上第二多孔层的界面部分处的外观示意图。

图 4A 到 4C 示意性示出的每个外观有助于理解本发明。然而，在多孔层中孔的形式和分离表面的构形通常很复杂。

此外，无孔质量制造工艺（图 4B）之后，进行外延生长等可以增加无

孔层 14 的厚度。

(例 1)

在 HF 溶液中阳极氧化第一单晶 Si 衬底的表面层。

阳极氧化条件如下:

电流密度: $7 \text{ (mA} \cdot \text{cm}^{-2})$
阳极氧化溶液: $\text{HF: H}_2\text{O: C}_2\text{H}_5\text{OH} = 1: 1: 1$
时间: $t \text{ (分钟)}$
多孔 Si 的厚度: $x \text{ (}\mu\text{m)}$

接下来:

电流密度: $50 \text{ (mA} \cdot \text{cm}^{-2})$
阳极氧化溶液: $\text{HF: H}_2\text{O: C}_2\text{H}_5\text{OH} = 1: 1: 1$
时间: 10 (秒)
多孔 Si 的厚度: $0.2 \text{ (}\mu\text{m)}$

第一阳极氧化时间 t 分别变为 0, 0.2, 0.5, 1.0 和 1.5 分钟, 这样具有低孔隙率的第一多孔层的厚度变为 0, 0.2, 0.5, 1.0 和 $1.5\mu\text{m}$ 。

通过电流密度为 $50 \text{ mA} \cdot \text{cm}^{-2}$ 的阳极氧化, 第二多孔 Si 层的孔隙率变大, 因而形成结构更脆弱的高孔隙率的薄膜。

当插入到外延装置中后, 晶片处于氢气气氛中, 并在 $1,060^\circ\text{C}$ 的温度下焙烧。将该状态的样品取出并用扫描电子显微镜观察时, 可以发现多孔 Si 的表面孔被密封。因此, 低孔隙率薄膜的最外表面层被消耗用于掩盖孔, 变成无孔态。特别是, 低孔隙率层的预定厚度为 $1.0\mu\text{m}$ 以下, 此后表面层变为无孔, 残留的低孔隙率层厚度为 $0.5\mu\text{m}$ 以下。随后, 通过 CVD (化学汽相淀积) 法在多孔 Si 上外延生长 $0.3\mu\text{m}$ 厚的单晶 Si。生长条件如下。

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$
气体流速: $0.2/180 \text{ l/分钟}$
气压: 760Torr
温度: 1060°C
生长速率: $0.15\mu\text{m/分钟}$

然后用热氧化在外延生长的 Si 层的表面区域形成 200nm 厚的 SiO_2 层。

SiO₂ 层的表面与另一 Si 衬底（第二衬底）的表面相互叠加并相互紧密接触，在 1180 ℃ 退火 5 分钟，由此得到强粘接。

分离粘接的衬底使在无孔层和多孔层之间的高孔隙率层的界面附近发生分离。随后将衬底放在常压氢气气氛中并在 1100 ℃ 下进行 4 小时的热处理。因此，留在第二衬底上的低孔隙率的薄层完全制成无孔。通过电子显微镜观察薄层部分，没有发现任何残留的孔隙。通过原子力显微镜观察表面粗糙度，可以发现当孔隙率层的厚度为 0，0.2，0.5，1.0 和 1.5 μm 时，50 μm 见方区域内的均方根粗糙度约 0.5，0.2，0.2，0.4 和 1.5 nm，厚度为 1.0 μm 以下的低孔隙率薄层的表面粗糙度与市场上常见的 Si 晶片的表面粗糙度相等。同样，当低孔隙率层的厚度为 0，0.2，0.5，1.0 和 1.5 μm 时，测量晶体缺陷密度，层错缺陷密度约 1×10^5 ， 6×10^3 ， 5×10^3 ， 5×10^3 和 $5 \times 10^3/\text{cm}^2$ ，通过引入低孔隙率的薄层，晶体缺陷密度显著减少。

采用以上方式，可以在 Si 氧化膜上形成低缺陷密度的单晶 Si 层。当在其整个区域 100 个点测量这样形成的单晶 Si 层的厚度时，其均匀性为 $211 \pm 4 \text{ nm}$ 、 $412 \pm 9 \text{ nm}$ 、 $690 \pm 14 \text{ nm}$ 、 $1201 \pm 24 \text{ nm}$ 和 $1707 \pm 34 \text{ nm}$ 。由于单晶 Si 层还包括制成无孔的低孔隙率层那部分，所以它的厚度不同。

对留在第一 Si 衬底侧的粗糙部分进行表面处理，例如氢气退火或表面抛光的表面光滑处理，衬底可再次用做第一衬底或第二衬底。此时，当留下的多孔 Si 量较大时，在搅拌下，在 49 % 的氢氟酸与 30 % 的过氧化氢的混合溶液进行选择腐蚀，随后对第一衬底进行如氢气气氛中退火或表面抛光的表面处理，因此第一衬底可重新用作第一或第二衬底。

（例 2）

在 HF 溶液中阳极氧化第一单晶 Si 衬底的表面层。

阳极氧化条件如下：

电流密度：	7 (mA•cm ⁻²)
阳极氧化溶液：	HF： H ₂ O： C ₂ H ₅ OH = 1： 1： 1
时间：	0.1 (分钟)
第一多孔 Si 的厚度：	0.1 (μm)

接下来：

电流密度：	50 (mA•cm ⁻²)
-------	----------------------------

阳极氧化溶液: $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$

时间: 5 (秒)

第二多孔 Si 层的厚度: $0.1 (\mu\text{m})$

接着制备第三层。

例如条件如下。

电流密度: $7 (\text{mA} \cdot \text{cm}^{-2})$

阳极氧化溶液: $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$

时间: 1 (分钟)

第三多孔 Si 层的厚度: $1 (\mu\text{m})$

通过阳极氧化, 在电流密度设定为 $50 (\text{mA} \cdot \text{cm})$ 的多孔区域内, 多孔 Si 层的孔隙率最大, 由此在低孔隙率的薄层下面形成结构更脆弱的高孔隙率层。

在氧气气氛下将晶片在 400°C 下氧化 1 小时, 由此多孔 Si 的每个孔的内表面被热氧化膜覆盖。将晶片浸在 1% 的 HF 水溶液中约 30 秒, 从而除去多孔 Si 的表面上和表面附近孔的内壁上很薄的热氧化膜。放入超高真空设备中后, 晶片在 $1 \times 10^{-9} \text{Torr}$ 和 1000°C 下焙烧 5 分钟。将以上状态的样品取出并用扫描电子显微镜观察。可以发现多孔 Si 的表面孔被密封。因此, 低孔隙率薄膜的最外表面层被消耗用于掩盖孔, 变成无孔态。随后, 将衬底放在外延设备中, 通过 CVD 法在多孔 Si 上外延生长 $1\mu\text{m}$ 厚的单晶 Si。生长条件如下。

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速: $0.4/180 \text{ l/分钟}$

气压: 80 Torr

温度: 900°C

生长速率: $0.15\mu\text{m/分钟}$

然后用热氧化在外延生长的 Si 层的表面区域形成 200nm 厚的 SiO_2 层。

SiO_2 层的表面与另一 Si 衬底 (第二衬底) 的表面相互叠加并相互紧密接触, 在 1100°C 退火 10 分钟, 由此得到强粘接。

当第三层的阳极氧化电流密度设定为 $7\text{mA}/\text{cm}^2$ 时, 粘接的衬底分离后, 分离发生在第一多孔层和高孔隙率的第二多孔层之间的界面附近。换句话

说, 当第二层的孔隙率设定为多孔层结构中的最大孔隙率时, 容易进行分离。随后, 将第二衬底放在压力为 50Torr 的氢气气氛中, 并在 1100 °C 下进行 2 小时的热处理。因此, 留在转移到第二衬底上的外延 Si 层的表面上的低孔隙率薄层完全地制成无孔。通过电子显微镜观察薄层部分, 没有发现任何残留的腔群等。通过原子力显微镜观察表面粗糙度, 50 μ m 见方区域内其均方根约为 0.3nm, 表面粗糙度与市场常见的 Si 晶片相同。同样, 测量晶体缺陷密度, 层错缺陷密度为 $5 \times 10^3/\text{cm}^2$, 引入低孔隙率的薄层, 晶体缺陷密度显著减少。

因此, 低缺陷密度的单晶 Si 层可以形成在第二衬底的 Si 氧化膜上。在整个区域 100 个点测量这样形成的单晶 Si 层厚度, 厚度均匀性分别为 $1011 \pm 22\text{nm}$ 。

即使氧化膜不形成在外延层表面上, 而形成在第二衬底的表面上, 或形成在这两个表面上, 也可以得到相同的效果。

在搅拌下, 在 49 % 的氢氟酸与 30 % 的过氧化氢的混合溶液进行选择腐蚀留在第二衬底表面上的多孔 Si, 随后对第一衬底进行如氢气气氛中退火或表面抛光的表面处理, 因此第一衬底可重新用作第一或第二衬底。

(例 3)

在 HF 溶液中阳极氧化第一单晶 Si 衬底的表面层。

阳极氧化条件如下:

电流密度: 7 ($\text{mA} \cdot \text{cm}^{-2}$)

阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1

时间: 3 (分钟)

多孔 Si 的厚度: 3 (μm)

在氧气气氛中 400 °C 下氧化衬底 1 小时。通过氧化多孔 Si 的每个孔的内壁都覆盖有热氧化膜。进行离子注入, 使从晶片表面到多孔 Si 内和到离开表面的部分附近的投影射程为 0.3 μ m。离子注入元素并不限于氢气或稀有气体, 只要注入损伤层、注入元素的高浓度层 (应变层) 或气泡层形成在界面附近即可。

通过 CVD 法, 在多孔 Si 上外延生长 0.15 μ m 厚的单晶 Si 层。生长条件如下。

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$
气体流速: 0.5/180 l/分钟
气压: 80Torr
温度: 900 °C
生长速率: 0.15 μm /分钟

然后用热氧化在外延生长的 Si 层的表面区域形成 100nm 厚的 SiO_2 层。

SiO_2 层的表面与另一 Si 衬底 (第二衬底) 的表面相互叠加并相互紧密接触后, 退火衬底, 由此得到强粘接。在注入损伤层、注入元素的高浓度层 (应变层) 或气泡层未扩散的条件下进行退火。通过电子显微镜观察部分薄层, 可以发现注入离子的部分多孔层的孔隙率增加。即, 离子注入形成以后将形成分离层的高孔隙率层。

分离粘接的晶片, 在离子注入形成的高孔隙率层处分离。

随后, 将第二衬底置于用 Ar 稀释的 H_2 气氛中, 在 1200 °C 的温度下进行 2 小时的热处理。因此, 留在转移到第二衬底上的外延 Si 层的表面上的低孔隙率薄层完全地制成无孔。通过电子显微镜观察薄层部分, 没有发现任何残留的腔群等。通过原子力显微镜观察表面粗糙度, 50 μm 见方区域内其均方根约为 0.3nm, 表面粗糙度与市场常见的 Si 晶片相同。同样, 测量晶体缺陷密度, 叠层缺陷密度为 $6 \times 10^3/\text{cm}^2$, 引入低孔隙率的薄层, 晶体缺陷密度显著减少。

因此, 低缺陷密度的单晶 Si 层可以形成在第二衬底的 Si 氧化膜上。在整个区域 100 个点测量这样形成的单晶 Si 层厚度, 厚度均匀性分别为 $311 \pm 6.2\text{nm}$ 。

在搅拌下, 在 49 % 的氢氟酸与 30 % 的过氧化氢的混合溶液进行选择腐蚀留在第一衬底表面上的多孔 Si, 随后对第一衬底进行如氢气气氛中退火或表面抛光的表面处理, 因此第一衬底可重新用作第一或第二衬底。

(例 4)

预先将硼扩散到第一 p 单晶 Si 衬底的表面上, 因此得到约 0.2 μm 的 p 层。

在 HF 溶液中阳极氧化衬底的表面层。

阳极氧化条件如下:

电流密度: $7 \text{ (mA} \cdot \text{cm}^{-2} \text{)}$

阳极氧化溶液: $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$

时间: 2 (分钟)

通过扫描电子显微镜观察衬底, 发现在表面上形成有 $0.2\mu\text{m}$ 厚 20% 孔隙率的层, 在该层下形成有约 $0.4\mu\text{m}$ 厚 50% 孔隙率的多孔层。

在氧气气氛下将衬底在 400°C 下氧化 1 小时, 由此多孔 Si 的每个孔的内表面被热氧化膜覆盖。放入外延设备后, 在 1060°C 下焙烧晶片 5 分钟, 施加少量的 Si 源进一步焙烧, 由此掩盖了多孔 Si 的表面孔。通过 CVD (化学汽相淀积) 在表面孔被掩埋的多孔 Si 上外延生长单晶 Si、 $0.45\mu\text{m}$ 厚的 p 外延层、以及 $1.0\mu\text{m}$ 的 n^+ 外延层。生长条件如下。

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速: $0.5/180 \text{ l/分钟}$

气压: 80Torr

温度: 900°C

生长速率: $0.15\mu\text{m/分钟}$

然后用热氧化在外延生长的 Si 层的表面区域形成 100nm 厚的 SiO_2 层。

用 O_2 等离子体处理 SiO_2 层的表面和另一 Si 衬底的表面, 并用水清洗, 两个表面相互叠加并相互紧密接触, 然后在 400°C 下退火 60 分钟, 由此得到强粘接。

分离粘接的晶片, 在低孔隙率层的界面附近内的高孔隙率层处分离。

随后, 将第二衬底放在残留氧气和湿气已满意地清除的超高真空设备中, 然后在 $1 \times 10^{-9}\text{Torr}$ 和 950°C 下热处理 4 小时。因此, 留在第二衬底上的低孔隙率薄层完全地制成无孔层。通过电子显微镜观察薄层部分, 没有发现任何残留的腔群等。通过原子力显微镜观察表面粗糙度, $50\mu\text{m}$ 见方区域内其均方根约为 0.5nm , 表面粗糙度与市场常见的 Si 晶片相同。同样, 测量晶体缺陷密度, 叠层缺陷密度为 $6 \times 10^3/\text{cm}^2$, 引入低孔隙率的薄层, 晶体缺陷密度显著减少。

因此, 包括 n^+ 埋层且 $1.6\mu\text{m}$ 厚的单晶 Si 层可以形成在第二衬底的 Si 氧化膜上。在整个区域 100 个点测量这样形成的单晶 Si 层厚度, 厚度均匀性分别为 $1.6 \pm 0.03\mu\text{m}$ 。

采用氢气退火作为表面平整处理，对留在第一衬底一侧表面上的不平整部分进行表面处理之后，它可再次用做第一衬底或第二衬底。在留有多孔 Si 的情况时，在搅拌下，在 49 % 的氢氟酸与 30 % 的过氧化氢的混合溶液进行选择腐蚀，随后对第一衬底进行如氢气气氛中退火或表面抛光的表面处理，因此第一衬底可重新用作第一或第二衬底。

(例 5)

在 HF 溶液中阳极氧化第一单晶 Si 衬底的表面层。

阳极氧化条件如下：

电流密度： $7 \text{ (mA} \cdot \text{cm}^{-2})$
阳极氧化溶液： $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$
时间： 0.1 (分钟)
多孔 Si 的厚度： $0.1 \text{ (}\mu\text{m)}$

改变溶液浓度进行如下条件的阳极氧化。

电流密度： $7 \text{ (mA} \cdot \text{cm}^{-2})$
阳极氧化溶液： $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 2 : 1$
时间： 1 (分钟)
多孔 Si 的厚度： $0.6 \text{ (}\mu\text{m)}$

通过扫描电子显微镜观察衬底，发现在距表面约 $0.1\mu\text{m}$ 的深度处形成有对应于第二次形成的高孔隙率层。

在氧气气氛下将衬底在 400°C 下氧化 1 小时，由此多孔 Si 的每个孔的内表面被热氧化膜覆盖。用 HF 除去多孔 Si 的表面附近的氧化膜。放入外延设备后，在 1040°C 下焙烧晶片 5 分钟，由此掩盖了多孔 Si 的表面孔。 $0.5\mu\text{m}$ 厚的单晶 GaAs 外延生长在通过 MOCVD（金属有机化学汽相淀积）表面孔被掩埋的多孔 Si 上。生长条件如下。

源气体： $\text{TMG/AsH}_3/\text{H}_2$
气压： 80Torr
温度： 700°C

GaAs 层表面与另一 Si 衬底（第二衬底）的表面相互叠加并相互紧密接触后，在 700°C 下退火 1 小时，由此得到强粘接。

分离粘接的晶片，在低孔隙率层的界面附近内的高孔隙率层处分离。

由此, 在第二 Si 衬底上可以形成 $0.5\mu\text{m}$ 厚的单晶 GaAs 层。在整个区域 100 个点测量这样形成的单晶 GaAs 层厚度, 厚度均匀性分别为 $0.5\pm 0.01\mu\text{m}$ 。

由于 GaAs 层表面很粗糙, 同样存在残留多孔 Si 的可能性, 因此要进行表面抛光。因此, 可以得到与市场上常见的 GaAs 晶片类似的表面粗糙度。

通过传输电子显微镜观察薄层断面, 可以发现在 Si 层中没有引入新的晶体缺陷, 从而保持了优良的结晶度。

对于第二衬底, 代替 Si 衬底可以使用表面氧化的 Si 衬底。此外, 淀积的 SiO_2 膜形成在 Si 衬底或 GaAs 层的表面上, 这些衬底相互粘接。此时, 完成的衬底可用做绝缘衬底上的 GaAs。

如果对留在第一衬底一侧的表面的不平整部分进行如氢气退火或表面抛光的表面处理以平整表面, 它可再次用做第一衬底或第二衬底。在留有多孔 Si 的情况时, 在搅拌下, 在 49 % 的氢氟酸与 30 % 的过氧化氢的混合溶液进行选择腐蚀, 随后对第一衬底进行如氢气气氛中退火或表面抛光的表面处理, 因此第一衬底可重新用作第一或第二衬底。

(例 6)

在 HF 溶液中阳极氧化第一单晶 Si 衬底的表面层。

阳极氧化条件如下:

电流密度:	$7 (\text{mA}\cdot\text{cm}^{-2})$
阳极氧化溶液:	$\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$
时间:	0.2 (分钟)
多孔 Si 层的厚度:	$0.2 (\mu\text{m})$

接下来,

电流密度:	$50 (\text{mA}\cdot\text{cm}^{-2})$
阳极氧化溶液:	$\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$
时间:	10 (秒)

第二多孔 Si 层的厚度: $0.2 (\mu\text{m})$

通过这些阳极氧化, 由于电流密度设定为 $50 (\text{mA}\cdot\text{cm}^{-2})$, 多孔 Si 层的孔隙率增加, 由于形成结构脆弱的高孔隙率的薄层。

放入外延设备后, 在 1060°C 下焙烧晶片 5 分钟, 在此状态下, 通过扫

描电子显微镜观察衬底，发现多孔 Si 的表面孔被密封。因此低孔隙率的薄层的最外表面被消耗用于掩埋孔，成为无孔状态。随后，通过 CVD 法，在多孔 Si 上外延生长 $0.3\mu\text{m}$ 厚的单晶 Si。生长条件如下。

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$
气体流速: 0.2/180 l/分钟
气压: 760Torr
温度: 1060°C
生长速率: $0.15\mu\text{m}/\text{分钟}$

然后用热氧化在外延生长的 Si 层的表面区域形成 200nm 厚的 SiO_2 层。

用 N_2 等离子体对 SiO_2 层的表面和另外的石英衬底（第二衬底）的表层进行表面处理后，并用水清洗。然后它们相互叠加并相互紧密接触， 400°C 下退火 60 分钟，由此得到强键合。

在低多孔层一侧上界面处附近，在高孔隙率层分离粘接的衬底。随后，将第二衬底放入 80Torr 的氢气气氛中，在 950°C 下进行 6 小时的热处理。因此，留在第二衬底上低孔隙率的薄层制成无孔。通过电子显微镜观察部分薄层，发现没有残余的腔群。通过原子力显微镜观察表面粗糙度， $50\mu\text{m}$ 见方区域内其均方根约为 0.4nm ，表面粗糙度与市场常见的 Si 晶片相同。同样，测量晶体缺陷密度，叠层缺陷密度为 $5 \times 10^3/\text{cm}^2$ 。

因此，低缺陷密度的单晶 Si 层形成在第二衬底的 Si 氧化膜上。在整个表面 100 个点测量这样形成的单晶 Si 层厚度，厚度均匀性分别为 $412 \pm 9\text{nm}$ 。

如果对留在第一衬底侧的表面上的不平整部分进行如氢气退火或表面抛光的表面处理以平整表面，它可再次用做第一衬底或第二衬底。在留有多孔 Si 的情况时，在搅拌下，在 49 % 的氢氟酸与 30 % 的过氧化氢的混合溶液进行选择腐蚀，随后对第一衬底进行如氢气气氛中退火或表面抛光的表面处理，因此第一衬底可重新用作第一或第二衬底。

（例 7）

在 HF 溶液中阳极氧化第一单晶 Si 衬底的表面层。

阳极氧化条件如下：

电流密度: $1 (\text{mA} \cdot \text{cm}^{-2})$

阳极氧化溶液:

HF: H₂O: C₂H₅OH = 1: 1: 1

时间:

2 (分钟)

多孔 Si 的厚度:

0.4 (μm)

接下来,

电流密度:

50 (mA•cm⁻²)

阳极氧化溶液:

HF: H₂O: C₂H₅OH = 1: 1: 1

时间:

5 (秒)

多孔 Si 的厚度:

0.1 (μm)

之后制造第三层。

电流密度:

7 (mA•cm⁻²)

阳极氧化溶液:

HF: H₂O: C₂H₅OH = 1: 1: 1

时间:

1 (分钟)

多孔 Si 的厚度:

1 (μm)

通过这些阳极氧化, 由于电流密度设定为 50 (mA•cm⁻²), 多孔 Si 层的孔隙率增加, 由此形成结构脆弱的高孔隙率的薄层。

在氧气气氛下将衬底在 400 °C 下氧化 1 小时, 由此多孔 Si 的每个孔的内表面被热氧化膜覆盖。放入外延设备后, 在 1040 °C 下焙烧晶片 5 分钟, 由此掩盖了多孔 Si 的表面孔。因此低孔隙率的薄层的表面附近的那部分(形成的 1 mA•cm⁻² 的层) 被消耗掩埋了孔, 并为无孔状态。换句话说, 可以形成厚度约 0.05μm 的质量良好的无孔单晶层。

此外, 通过热氧化, 在无孔单晶层的表面上形成 20nm 厚的 SiO₂ 层。

SiO₂ 层的表面与另一 Si 衬底 (第二衬底) 的表面相互叠加并相互紧密接触, 在 1180 °C 下退火衬底 5 分钟, 由此得到强粘接。

在低孔隙率层的界面附近内的高孔隙率处分离粘接的晶片。

随后, 将第二衬底放入 80Torr 的氢气气氛中, 在 1100 °C 下进行 6 小时的热处理。因此, 留在第二衬底上低孔隙率的薄层完全制成无孔, 与单晶硅层一样。通过电子显微镜观察部分薄层, 发现没有残余的腔群。通过原子力显微镜观察表面粗糙度, 50μm 见方区域内其均方根约为 0.4nm, 表面粗糙度与市场常见的 Si 晶片相同。

因此, 400nm 厚的单晶 Si 层形成在 Si 氧化膜上。在整个表面 100 个点

测量这样形成的单晶 Si 层厚度，厚度均匀性分别为 $403 \pm 8 \text{nm}$ 。

用传输电子显微镜观察层的断面，发现在 Si 层中没有引入新的晶体缺陷，由此保持了优良的结晶度。

如果对留在第一衬底侧的表面上的不平整部分进行如氢气退火或表面抛光的表面处理以平整表面，它可再次用做第一衬底或第二衬底。在留有多孔 Si 的情况时，在搅拌下，在 49 % 的氢氟酸与 30 % 的过氧化氢的混合溶液进行选择腐蚀，随后对第一衬底进行如氢气气氛中退火或表面抛光的表面处理，因此第一衬底可重新用作第一或第二衬底。

如图所示，以上各例子介绍的方法在第一衬底的两个表面上都可以实施。

在各例中，为了除去衬底分离后留在第一衬底一侧上的多孔 Si 层，可以使用以下选择性腐蚀剂。

氢氟酸；

氢氟酸 + 过氧化氢溶液；

氢氟酸 + 醇；

氢氟酸 + 醇 + 过氧化氢溶液；

缓冲氢氟酸；

缓冲氢氟酸 + 过氧化氢溶液；

缓冲氢氟酸 + 醇；

缓冲氢氟酸 + 醇 + 过氧化氢溶液。

此外，当使用普通 Si 腐蚀剂时，也可以实现一定程度的选择腐蚀，取决于多孔硅的大的表面积。

根据各例，由于不必使用选择性腐蚀工艺，因此几乎不存在当腐蚀的选择率不够时，会出现过量腐蚀无孔层使膜厚度的均匀性退化的问题。因此，转移到第二衬底上的膜的均匀性根本不会退化。

此外，根据各例，可以在高孔隙率层和低孔隙率层之间的界面、或大面积的界面中高孔隙率层的多孔区内晶片的整个表面上分离。因此，分离后，仅光滑处理留在第二衬底侧的低孔隙率薄膜，以便缩短或省略通过研磨、抛光、腐蚀等除去多孔层的残留层的工艺。此外，可以根据多孔层结构形成的条件控制残留层的厚度。特别是，如果进行热处理，低孔隙率的残留

薄层转变为无孔层，在层的内部没有留下空腔，因此能够使表面光滑。因此，膜厚度的均匀性提高。这意味着可以良好的生产率制造晶片，以满足对超高均匀性的要求。

此外，当分离后的第一衬底可在制造 SOI 衬底的随后周期中重复使用时，第一衬底可重复使用许多次，直至不能再使用为止。

另外，当与多孔层和无孔结构中具有低孔隙率的薄层结构接触的两层由外延层形成时，由于第一衬底可半永久性地重复使用，即使使用许多次，衬底的厚度不会减少，从节约能源和减少成本的角度来看，这很有利。

现已知由于异质外延材料的不同引起晶格常数的差异，将缺陷引入外延层或它的界面。此外，在双异质外延的情况，如果就两种材料的厚度而言其中一个为超薄膜，那么缺陷倾向于引入到超薄膜内。因此，如果在超薄膜上进一步外延生长不同种类的材料，那么缺陷倾向于引入到超薄膜外延层内。以这种方式，由于晶格常数的差异和缺陷的引入界面变脆弱，因此可从该界面剥离衬底。

如上所述，根据本发明，即使制造 SOI 结构的大规模集成电路时，本发明可以提供一种制造廉价且高质量的半导体衬底的方法。该半导体衬底可代替昂贵的 SOS 或 SIMOX。

说明书附图

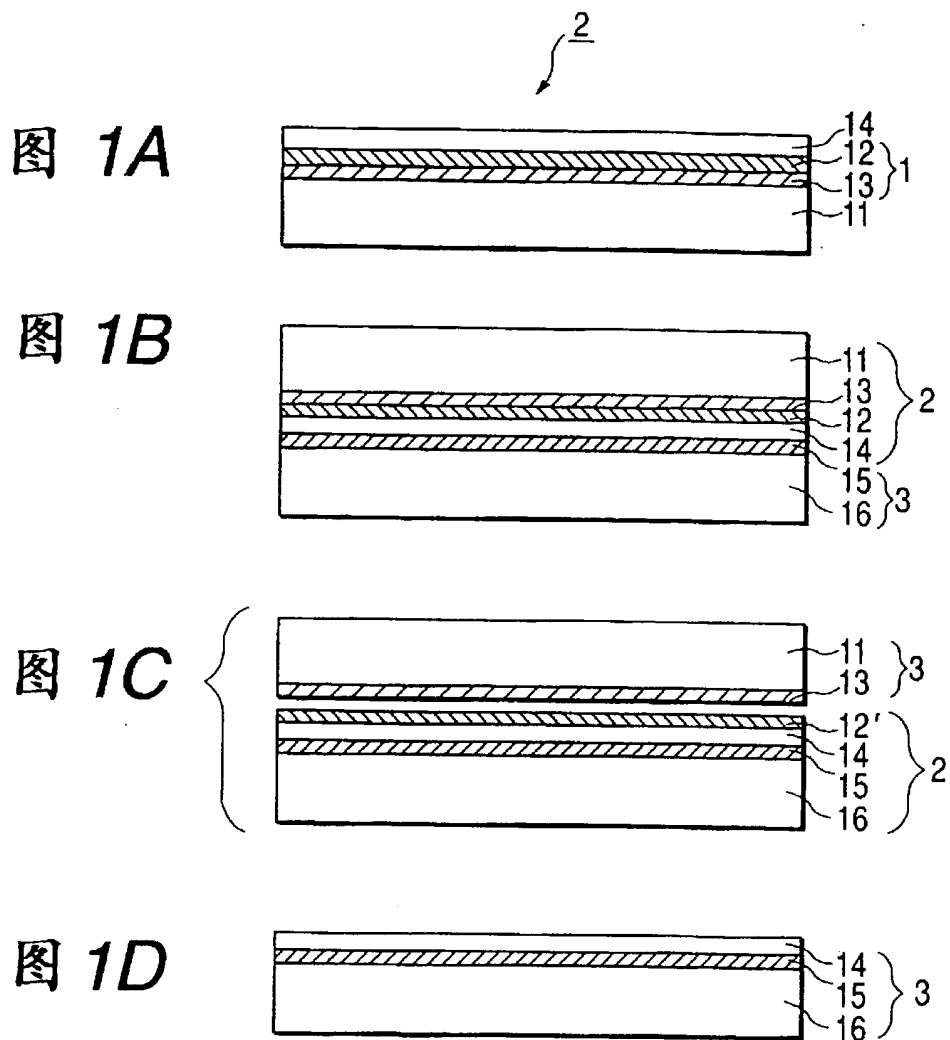


图 2A

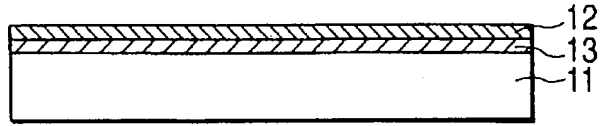


图 2B

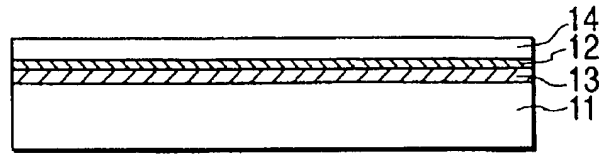


图 2C

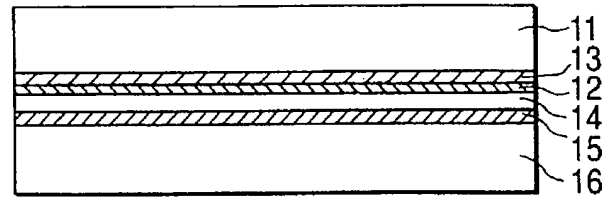


图 2D

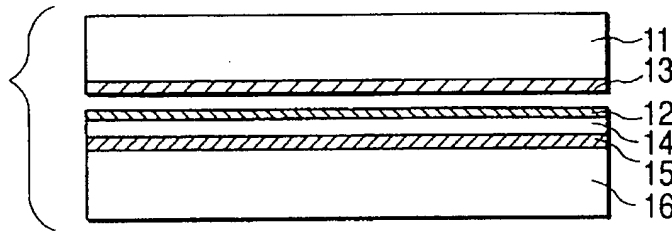


图 2E

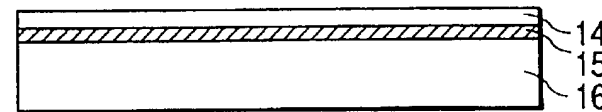


图 2F



图 3A

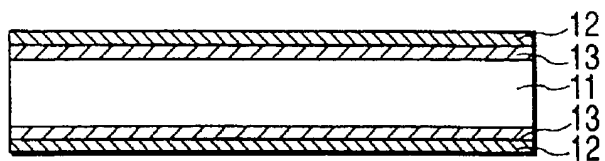


图 3B

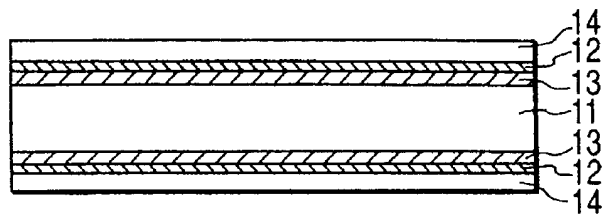


图 3C

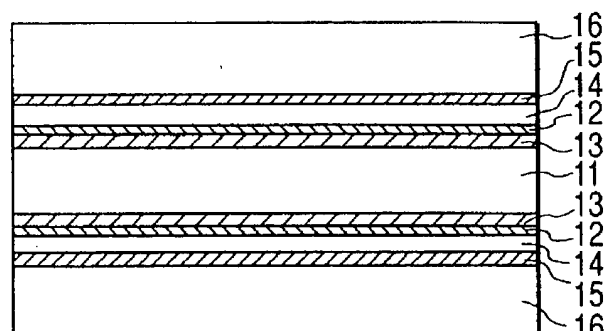


图 3D

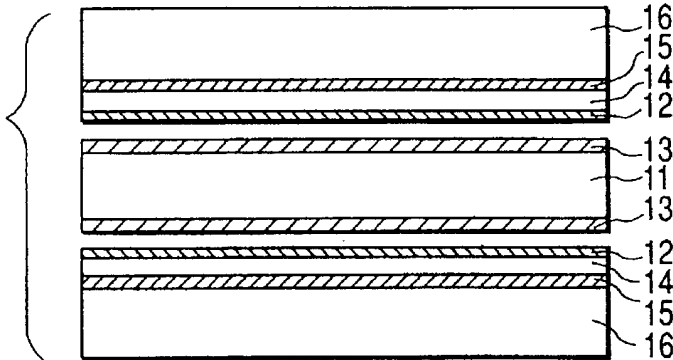


图 3E

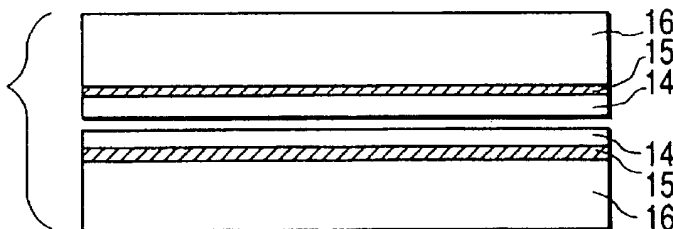


图 3F

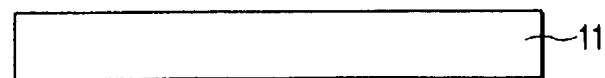


图 4A

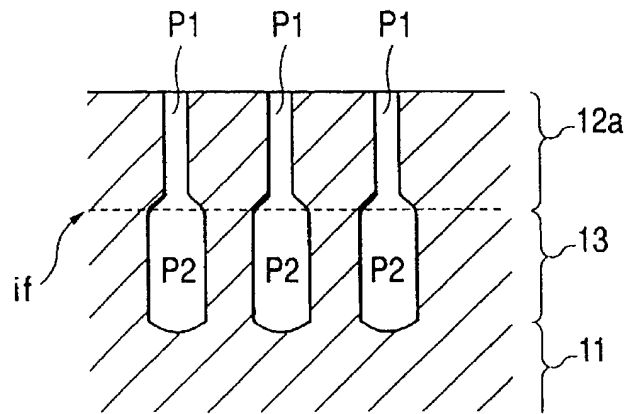


图 4B

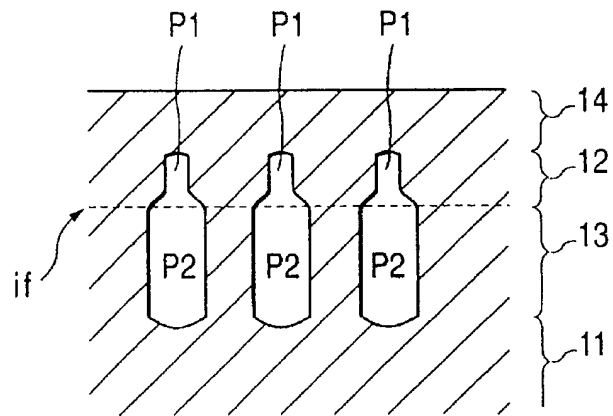


图 4C

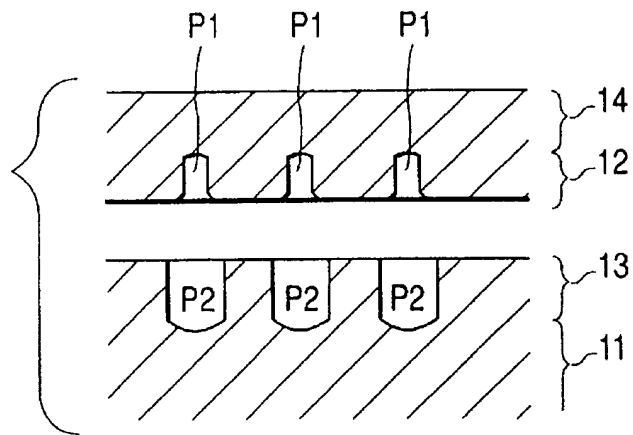


图 5A

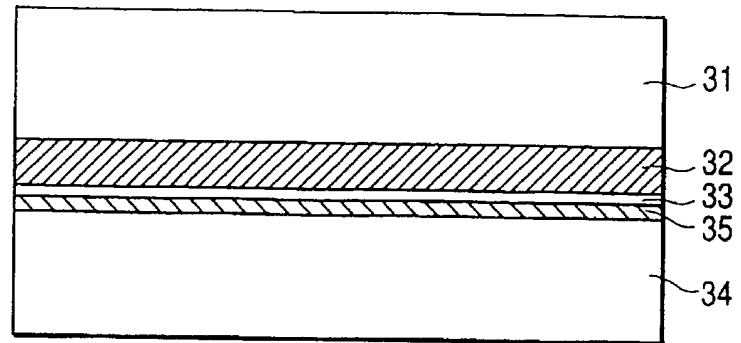


图 5B

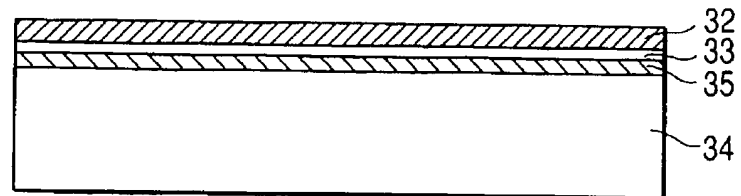


图 5C

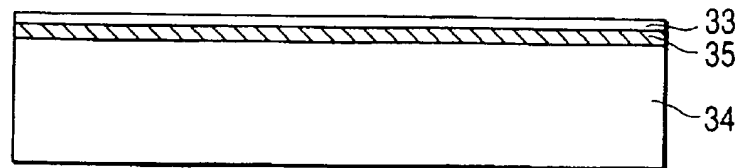


图 6A

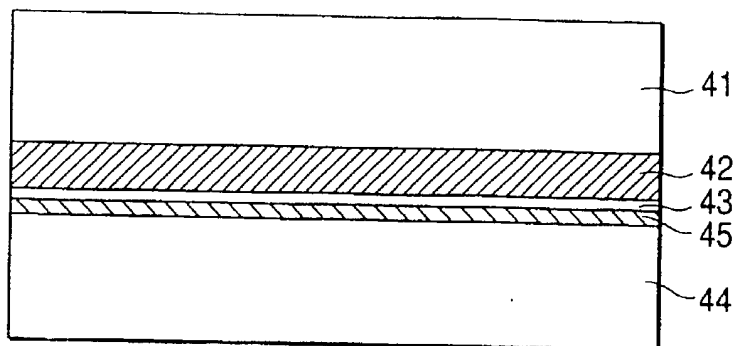


图 6B

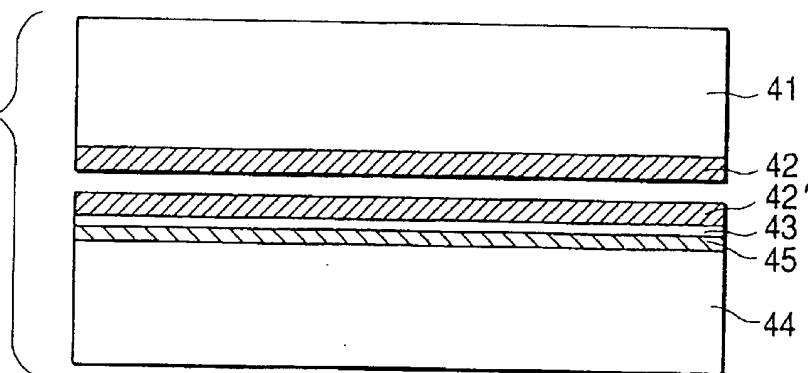


图 6C

